



ВБУДОВАНІ СИСТЕМИ

Робоча програма навчальної дисципліни (Силабус)

Реквізити навчальної дисципліни

Рівень вищої освіти	<i>Другий(магістерський)</i>
Галузь знань	<i>17 Електроніка та телекомунікації</i>
Спеціальність	<i>172 Телекомунікації та радіотехніка</i>
Освітня програма	<i>Інженерія інноваційних інформаційно-телекомунікаційних технологій та систем</i>
Статус дисципліни	<i>Вибіркова</i>
Форма навчання	<i>очна(денна)</i>
Рік підготовки, семестр	<i>2- й курс, 3 семестр</i>
Обсяг дисципліни	<i>4 кредита – 120 годин</i>
Семестровий контроль/ контрольні заходи	<i>Залік / Модульна контрольна робота</i>
Розклад занять	http://rozklad.kpi.ua
Мова викладання	<i>Українська</i>
Інформація про керівника курсу / викладачів	Лектор: старший викладач Роскошний Дмитро Васильович, roskoshnyi.dmytro@lll.kpi.ua Практичні : старший викладач, лауреат Державної премії України в галузі науки і техніки Кайденко Микола Миколайович, kaidenko.mykola@lll.kpi.ua старший викладач Роскошний Дмитро Васильович, roskoshnyi.dmytro@lll.kpi.ua
Розміщення курсу	https://classroom.google.com/c/MTI1NDAYNjgzMzQ2 код курсу nzritsu за запрошенням викладача

Програма навчальної дисципліни

1. Опис навчальної дисципліни, її мета, предмет вивчення та результати навчання

Навчальна дисципліна «Вбудовані системи» дає уявлення про вбудовані системи; знайомить з апаратними особливостями вбудованих платформ; дає порівняльний огляд операційних систем, що використовуються у вбудованих системах, огляд програмних засобів, які використовуються для розробки та налагодження програмного забезпечення вбудованих систем; дає можливість набути практичних навичок для побудови програмних компонентів вбудованих систем, налагодження програмного забезпечення вбудованої системи.

Предметом навчальної дисципліни є засвоєння основних правил і методів проектування компонентів електронних вбудованих систем, зокрема систем на кристалі, з використанням сучасних систем автоматизованого проектування.

1. Мета та завдання навчальної дисципліни

1.1. Мета навчальної дисципліни.

Метою навчальної дисципліни є ознайомити студентів з проблематикою вбудованих систем реального часу; з апаратною та програмною підтримкою вбудованих систем; з технологіями розробки вбудованих систем і систем реального часу; з принципами програмування цих систем.

Метою навчальної дисципліни є формування у студентів базових знань з організації процесу розробки, програмування, тестування і налагодження програмних продуктів та апаратних засобів вбудованих систем з використанням сучасних технологій і підходів

1.2. Основні завдання навчальної дисципліни.

Згідно з вимогами освітньо-професійної програми студенти після засвоєння навчальної дисципліни мають продемонструвати такі результати навчання:

знання:

- галузі застосування вбудованих систем;
- структурної та функціональної схеми типової вбудованої системи;
- апаратного забезпечення вбудованих систем, в тому числі на основі FPGA;
- зовнішніх інтерфейсів вбудованих систем;
- базового маршруту проектування вбудованих систем на основі FPGA;

уміння:

- використовувати сучасні засоби розробки, програмування, тестування і налагодження програмних продуктів та апаратних засобів вбудованих систем з використанням FPGA

досвід:

- створення власних проектів по реалізації на FPGA вбудованих систем, що мають в своєму складі процесорне ядро, блокову пам'ять FPGA, зовнішню пам'ять та мережеві інтерфейси.

Вивчення навчальної дисципліни додатково забезпечує:

- формування у студентів таких програмних компетентностей:

ЗК 2 Здатність генерувати нові ідеї й нестандартні підходи до їх реалізації (креативність).

ФК 3 Здатність до системного мислення, вирішення задач розробки, оптимізації та оновлення структурних блоків систем електронних комунікацій, радіотехнічних та інформаційних систем.

ФК 6 Здатність демонструвати і використовувати фундаментальні знання принципів побудови сучасних систем електронних комунікацій та радіотехнічних систем, систем контролю та керування, перспективні напрямки розвитку їх елементної бази.

ФК 10 Здатність застосовувати знання методів обробки та відображення інформації в сучасних системах електронних комунікацій та радіотехнічних системах та демонструвати уміння проектування, розрахунку та програмування цифрових електронних засобів та систем.

- набуття студентами наступних програмних результатів навчання:

ПРН 6 Досліджувати процеси у системах електронних комунікацій та радіотехнічних системах з використанням засобів автоматизації інженерних розрахунків, планування та проведення наукових експериментів з обробкою і аналізом результатів.

ПРН 7 Аргументувати та захищати розроблені проектно-конструкторські та науково-технічні рішення перед замовником, вести аргументовану професійну та наукову дискусію.

2. Пререквізити та постреквізити дисципліни (місце в структурно-логічній схемі навчання за відповідною освітньою програмою)

Для успішного засвоєння дисципліни студенту необхідне володіння компетентностями та результатами навчання, які отримані при здобутті вищої освіти першого (бакалаврського) рівня,

базові знання в межах курсів цифрової та аналогової схемотехніки, програмно-конфігурованих мережі SDN, володіння професійно-орієнтованою англійською мовою в контексті спеціальності.

Навчальна дисципліна додатково підготовлює студентів до проходження науково-дослідної практики, виконання магістерської дисертації та подальшої роботи за фахом.

3. Зміст навчальної дисципліни

Назви розділів і тем	Кількість годин				
	Всього	у тому числі			
		Лекції	Практичні (комп'ютерний практикум)	Лабораторні	СРС
1	2	3	4	5	6
Тема 1. Загальні відомості про вбудовані системи	17	4	4		9
Тема 2. Технічні засоби вбудованих систем.	30	12	6		12
Тема 3. Програмне забезпечення для розробки вбудованих систем	43	20	8		15
Модульна контрольна робота	10				10
Залік	20				20
Всього годин	120	36	18		66

Вступ до дисципліни “Вбудовані системи”

Мета, завдання і структура дисципліни.

Тема 1. Загальні відомості про вбудовані системи.

Основні поняття і визначення. Особливості та класифікація вбудованих систем. Вимоги до вбудованих систем

Тема 2. Технічні засоби вбудованих систем

Елементна база для побудови вбудованих систем Мікропроцесори та мікроконтролери. Програмовані логічні інтегральні схеми (ПЛІС). Системи-на-кристалі. Модульний принцип побудови процесорів. Інтерфейси вбудованих систем.

Тема 3. Програмне забезпечення для розробки вбудованих систем

Базовий маршрут проектування системи-на-кристалі. Проекти в САПР Quartus II. Мова опису апаратури Verilog. Опис проекту за допомогою мови Verilog. Компіляція проекту. Моделювання проекту Створення вбудованого процесора. Засоби внутрішньосистемного налагоджування

4. Навчальні матеріали та ресурси

Базова література:

1. Пархоменко А. В., Гладкова О. М., Залюбовський Я І., Пархоменко А.В. Інженерія вбудованих систем: навчальний посібник.– Запоріжжя: Дике Поле, 2017. – 220 с.
<http://eir.zntu.edu.ua/bitstream/123456789/1969/4/>
2. Ільченко М.Ю., Кравчук С.О. Телекомунікаційні системи. – Київ: Наукова думка, 2017. – 730 с.
3. Основи теорії цифрових систем автоматичного керування: ЛТІ моделі для систем SISO та МІМО [Електронний ресурс]: навч. посіб. для студ. спеціальності 172 «Телекомунікації та радіотехніка» / КПІ ім. Ігоря Сікорського; уклад.: С.О. Кравчук, О. І. Лисенко, В. С. Явіся, В. І. Новіков. – Електронні текстові дані (1 файл: 4,32 Мбайт). – Київ : КПІ ім. Ігоря Сікорського, 2021. – 196 с. <https://ela.kpi.ua/handle/123456789/41978>
4. Злобін Г.Г. Архітектура та апаратне забезпечення ПЕОМ: навч. посіб. для студентів ВНЗ / Г. Г. Злобін, Р. Є. Рикалюк; М-во освіти і науки України, Львів. нац. ун-т ім. Івана Франка. – 3-тє вид. – Київ : Каравела, 2016. – 223 с.
5. Тарарака В. Архітектура комп'ютерних систем. Навчальний посібник.— Житомир : ЖДТУ, 2018. 383 с.
6. Тарнавський Ю. А. Організація комп'ютерних мереж: підручник / Ю. А.Тарнавський, І. М. Кузьменко. – Київ: КПІ ім. Ігоря Сікорського, 2018. – 259 с. –
<https://ela.kpi.ua/handle/123456789/25156>.

. Допоміжна література:

7. Andina, J.: FPGAs: Fundamentals, Advanced Features, and Applications in Industrial Electronics. CRC Press, Boca Raton, USA (2017). doi: 10.1201/9781315162133
8. Raj, A.: FPGA-Based Embedded System Developer's Guide. CRC Press, Boca Raton, USA (2018). doi: 10.1201/9781315156200
9. Intel Cyclone FPGA series. <https://www.intel.com/content/www/us/en/products/programmable/cyclone-series.html>
10. Intel Cyclone V Device Handbook, <https://www.intel.com/content/dam/www/programmable/us/en/pdfs/literature/hb/cyclone-iv/cyclone5-handbook.pdf>.
11. Advances in Information and Communication Technologies. Processing and Control in Information and Communication Systems. UKRMICO 2018. Eds: M. Ilchenko, L. Uryvsky, L. Globa. Lecture Notes in Electrical Engineering, vol 560. Springer, Cham, 2019 – 300 p. (DOI: 10.1007/978-3-030-16770-7)..
12. Navabi, Z. Digital Design and Implementation with Field Programmable Devices 293 Pages, Published 2014 by Springer ISBN-13: 978-1-4899-8115-8, ISBN: 1-4899-8115-2
13. Vanderbauwhede, W., Benkrid, K. (Eds.): High-performance computing using FPGAs. Springer, New-York, USA (2016)
14. Unsalan, C., Tar, B.: Digital System Design with FPGA. New-York, USA, McGraw-Hill (2017)

5. Методика опанування навчальної дисципліни(освітнього компонента)

Тема 1. Загальні відомості про вбудовані системи.

Лекція 1. Вступ до вбудованих систем

- 1.1 Мета, завдання і структура дисципліни.
- 1.2 Базові поняття про вбудовані системи
- 1.3 Особливості вбудованих систем
- 1.4 Класифікація вбудованих систем

Лекція 2. Вимоги до вбудованих систем

- 2.1 Поняття реального часу
- 2.2 Надійність вбудованих систем
- 2.3 Розподілені вбудовані системи

Тема 2. Технічні засоби вбудованих систем

Лекція 3. Елементна база для побудови вбудованих систем

- 3.1 Мікропроцесори та мікроконтролери
- 3.2 Класифікація мікропроцесорів та мікроконтролерів

Лекція 4. . Елементна база для побудови вбудованих систем(продовження)

4.1 Програмовані логічні інтегральні схеми (ПЛІС)

4.2 Класифікація ПЛІС

4.3 Системи-на-кристалі

Лекція 5. Модульний принцип побудови процесорів

5.1 Типова структура процесора

5.2 Процесорне ядро NIOS

5.3 Процесорне ядро ARM

Лекція 6. Модульний принцип побудови процесорів(продовження)

6.1 Шина AVALON

6.2 Шина AXI

6.3 Модулі пам'яті процесорів

Лекція 7. Модульний принцип побудови процесорів(продовження)

7.1 Порти вводу/виводу

7.2 Контролери послідовних інтерфейсів

7.3 Підсистема синхронізації

Лекція 8. Інтерфейси вбудованих систем

8.1 Інтерфейс RS-485

8.2 Інтерфейс CAN

8.3 Інтерфейс I²C

8.4 Інтерфейс SPI

Тема 3 Програмне забезпечення для розробки вбудованих систем

Лекція 9. Особливості програмного забезпечення вбудованих систем.

9.1 Особливості програмного забезпечення вбудованих систем

9.2 Операційні системи реального часу

Лекція 10 Програмне забезпечення для розробки вбудованих систем

10.1 Базовий маршрут проектування системи-на-кристалі

10.2 Основні відомості про САПР Quartus II

10.3 Можливості САПР Quartus II

10.4 Особливості САПР Quartus II

Лекція 11 Проекти в САПР Quartus II

11.1 Поняття проекту в САПР Quartus II

11.2 Стратегія проектування

11.3 Створення опису проекту

Лекція 12 Проекти в САПР Quartus II (продовження)

12.1 Створення блок-схеми проекту

12.2 Графічний ввід проекту

12.3 Створення елементів за допомогою майстра MegaWizard Plug-In Manager

12.4 Ввід проекту з використанням мови опису апаратури

Лекція 13 Мова опису апаратури Verilog

13.1 Загальні відомості про мову Verilog

13.2 Основні конструкції мови Verilog

Лекція 14 Опис проекту за допомогою мови Verilog

14.1 Створення опису окремих блоків проекту з використанням мови Verilog

14.2 Ввід проекту з використанням мови опису апаратури Verilog

Лекція 15 Компіляція проекту

15.1 Налаштування компілятора

15.2 Звіт про компіляцію

15.3 RTL Viewer та Technology Map Viewer

15.4 State Machine Viewer

15.5 Призначення виводів мікросхеми

Лекція 16 Моделювання проекту

16.1 Створення вектору вхідних сигналів

16.2 Визначення параметрів моделювання

16.3 Аналіз результатів моделювання

Лекція 17 Створення вбудованого процесора

17.1 Основні властивості додатку QSYS

17.2 Створення елементів процесорної підсистеми(HPS)

17.3 Створення елементів взаємодії між підсистемами HPS та FPGA

Лекція 18 Засоби внутрішньосистемного налагоджування для FPGA Intel

18.1 Налагоджувальні виводи (SignalProbe)

18.2 Інтерфейс для зовнішнього логічного аналізатора

18.3 Редактор вмісту вбудованої пам'яті

18.4 Вбудований логічний аналізатор SignalTap II

Практичні заняття (комп'ютерний практикум)

Практичне заняття 1. Встановлення САПР Quartus II

Практичне заняття 2. Налаштування САПР Quartus II

Практичне заняття 3. Сімейства програмованих логічних інтегральних схем

Практичне заняття 4. Створення опису проекту

Практичне заняття 5 Створення елементів за допомогою MegaWizard Plug-In Manager

Практичне заняття 6 Компіляція проекту.

Практичне заняття 7 Моделювання проекту в середовищі Quartus II

Практичне заняття 8 Розробка вбудованої системи керування

Практичне заняття 9 Моделювання вбудованої системи керування

6. Самостійна робота студента/аспіранта

Завдання на самостійну роботу студентам визначені в лекціях та методичних вказівках до виконання комп'ютерного практикуму. Під час самостійної роботи студенти опрацьовують матеріал лекцій та матеріали за посиланнями на ресурси, які приведені в лекціях.

Розподіл годин на самостійну роботу студентів.

Тема 1 - 9 годин

Тема 2 - 12 години

Тема 3 - 15 годин

Модульна контрольна робота – 10 годин

Залік - 20 годин

Політика та контроль

7. Політика навчальної дисципліни (освітнього компонента)

Студенти повинні обов'язково відвідувати лекційні та практичні заняття, пропуск занять без поважних причин не допускається. У випадку пропуску практичного заняття з поважних причин студент може відпрацювати це заняття у визначений викладачем час, або самостійно за згодою з викладачем.

Завдання на практичні заняття студенти можуть виконувати як в лабораторії, так і вдома на домашніх персональних комп'ютерах. Захист виконаних завдань здійснюється кожним студентом індивідуально в лабораторії.

Викладач за результатами виконання завдання на практичні заняття може надавати студентам заохочувальні бали, до 4 балів за кожну роботу. Заохочувальні бали призначаються за оригінальні творчі рішення при виконанні завдання.

Модульні контрольні роботи студенти здають у письмовому вигляді у визначений термін. У випадку не написання студентом МКР без поважних причин, йому нараховуються штрафні 4 бали.

За кожний тиждень затримки здачі завдання на практичні заняття нараховується 1 штрафний бал.

У випадку виявлення несамотійного виконання завдання на практичні заняття (не власно створений проект, програмний код, модель, дослідження), таке завдання не зараховується, студенту нараховуються штрафні бали (4 бали за кожне завдання) та видається нове завдання.

Контроль якості опанування студентами дисципліни здійснюється шляхом написання модульних контрольних робіт, опитувань на практичних заняттях та при захисті завдань на практичні заняття. Оцінка успішності студентів по дисципліні здійснюється згідно рейтингової системи оцінювання результатів навчання.

8. Види контролю та рейтингова система оцінювання результатів навчання (PCO)

8.1. Рейтинг студента з кредитного модуля розраховується виходячи із 100-бальної шкали. Рейтинг студента складається з балів, що він отримує за:

- виконання модульної контрольної роботи (МКР);
- виконання та захист завдання на практичні заняття (4 завдання);
- виконання контрольних робіт (чотири експрес-контроля).

8.2. Критерії нарахування балів.

8.2.1. Модульна контрольна робота. Усього питань у кожному варіанті контрольної роботи – чотири. Модульна контрольна робота оцінюється в 12 балів:

Відповідь на кожне питання контрольної роботи максимально оцінюється в 3 бали:

- «відмінно» – повна відповідь (не менше 90% потрібної інформації) – 3 балів;
- «добре» – достатньо повна відповідь (не менше 75% потрібної інформації) або повна відповідь з незначними неточностями – 2 бала;
- «задовільно» – неповна відповідь (не менше 60% потрібної інформації) та незначні помилки – 1 бал;
- «незадовільно» – відповідь не відповідає вимогам до «задовільно» – 0 балів.

8.2.2. Виконання і захист завдання на практичні заняття оцінюються в 12 балів кожне:

Виконання завдання оцінюється в 8 балів:

- «відмінно» – завдання виконано в повному обсязі, – 8 балів;
- «добре» – завдання виконано в достатньому обсязі з незначними зауваженнями – 6-7 балів;
- «задовільно» – завдання виконано не в достатньому обсязі з незначними помилками в роботі проекту – 4-5 бала;
- «незадовільно» – завдання не відповідає вимогам до «задовільно» – 0 балів.

Захист завдання на практичні заняття оцінюється в 4 бали

- «відмінно» – повна відповідь на питання (не менше 90% потрібної інформації), повністю оформлений протокол – 4 бали;
- «добре» – достатньо повна відповідь на питання (не менше 75% потрібної інформації), повністю оформлений протокол – 2-3 бали;

–«задовільно» – неповна відповідь (не менше 60% потрібної інформації), та незначні помилки в оформленні протоколу роботи – 1 бал;

–«незадовільно» – відповідь не відповідає вимогам до «задовільно», неналежно оформлений протокол роботи – 0 балів.

8.2.3 Експрес-контрольні роботи оцінюються із 10 балів кожна:

–«відмінно» – повна відповідь (не менше 90% потрібної інформації) – 9-10 балів;

–«добре» – достатньо повна відповідь (не менше 75% потрібної інформації) або повна відповідь з незначними неточностями – 7-8 балів;

–«задовільно» – неповна відповідь (не менше 60% потрібної інформації) та незначні помилки – 6 балів;

–«незадовільно» – відповідь не відповідає вимогам до «задовільно» – 0 балів.

8.3. Календарна проміжна атестація студентів проводиться за значенням поточного рейтингу студента на час атестації. Якщо значення цього рейтингу не менше 50 % від максимально можливого на час атестації, студент вважається атестованим. Умовою позитивної другої атестації є отримання не менше 25 балів, виконання всіх завдань на практичні заняття (на час атестації) за умови зарахування МКР.

8.4. Умовою допуску до залікової контрольної роботи є поточний рейтинг не менше 40 балів.

8.5 Залікова контрольна робота (співбесіда) оцінюється в 100 балів. Контрольне завдання цієї роботи (співбесіди) складається з чотирьох запитань з переліку, що надається для підготовки до заліку.

Кожне запитання оцінюється з 25 балів за такими критеріями:

– «відмінно» – повна відповідь (не менше 90% потрібної інформації), надані відповідні обґрунтування – 23-25 балів;

– «добре» – достатньо повна відповідь (не менше 75% потрібної інформації), є незначні неточності – 19-22 бали;

– «задовільно» – неповна відповідь (не менше 60% потрібної інформації), є деякі помилки – 15-18 балів;

– «незадовільно» – незадовільна відповідь – 0 балів.

8.6 Сума рейтингових балів, отриманих студентом протягом семестру, за умови зарахування МКР, переводиться до підсумкової оцінки згідно з таблицею (п.8.8). Якщо сума балів менша за 60, студент виконує залікову контрольну роботу (співбесіду). Умовою допуску до залікової контрольної роботи (співбесіди) при зарахуванні МКР, є сума рейтингових балів не менша 40. У цьому разі сума балів за залікову контрольну роботу (співбесіду) переводиться до підсумкової оцінки згідно з таблицею (п.8.8).

8.7 Студент, який у семестрі отримав більше 60 балів, але бажає підвищити свій результат, може взяти участь у заліковій контрольній роботі (пройти співбесіду). У цьому разі остаточний результат складається із балів, що отримані на заліковій контрольній роботі (співбесіді).

8.8. Таблиця відповідності рейтингових балів оцінкам за університетською шкалою::

Бали	Оцінка
100...95	Відмінно
94...85	Дуже добре
84...75	Добре
74...65	Задовільно
64...60	Достатньо
Менше 60	Незадовільно
Не виконані умови допуску	Не допущено

9. Додаткова інформація з дисципліни (освітнього компонента)

Положення про рейтингову систему оцінки успішності доводиться на першому занятті з дисципліни; попередня рейтингова оцінка з дисципліни доводиться до студентів на передостанньому занятті. Календарна атестація студентів з дисципліни проводиться викладачем за значенням поточного рейтингу студента на час атестації.

Робочу програму навчальної дисципліни (силабус):

Складено : старший викладач Роскошний Дмитро Васильович

старший викладач Кайденко Микола Миколайович

Ухвалено кафедрою телекомунікацій (протокол № 11 від 25.05.2023 р.)

Погоджено Методичною комісією ІТС (протокол № 4 від 08.06.2023 р.)